

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-037418  
(43)Date of publication of application : 07.02.1990

---

(51)Int.Cl. G06F 3/06  
G06F 12/00  
G06F 12/08

---

(21)Application number : 63-185599 (71)Applicant : HITACHI LTD  
(22)Date of filing : 27.07.1988 (72)Inventor : INOMATA HIROFUMI  
YAMAMOTO AKIRA  
SATO TAKAO  
KITAJIMA HIROYUKI  
KURANO AKIRA  
HONMA SHIGEO

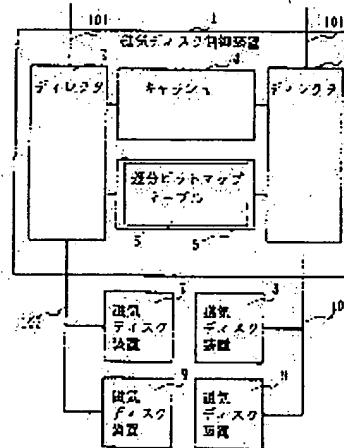
---

## (54) DATA MATCHABILITY CONTROL SYSTEM FOR STORAGE DEVICE

### (57)Abstract:

**PURPOSE:** To reduce the control table volume and the control program volume and to accept an N-fold write request during troubling by dividing contents stored in a storage device by an arbitrary unit and providing a difference bit map table indicating whether postwrite data reflects on the storage device or not with respect to each unit.

**CONSTITUTION:** When both of N-fold write and postwrite are designated, data is stored in a cache 4, and respective bits of a difference bit map table 6 corresponding to write destinations of N-fold write storage devices 7 and 8 are set, and respective corresponding bits are cleared when data stored in the cache 4 is written in storage devices 7 and 8. N-fold write and postwrite functions are managed by the difference bit map, and unitary management is possible. Since difference information for all data in N-fold write storage devices 7 and 8 is managed by the difference bit map table 6 in the N-fold write mode, a two-fold write request can be accepted against the trouble, by which data cannot be written in a part of N-fold write storage devices 7 and 8, by reflection on the difference bit map table 6.



---

### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開  
 ⑫ 公開特許公報 (A) 平2-37418

⑬ Int. Cl. 5/

G 06 F 3/06  
 12/00  
 12/08

識別記号 304 E 6711-5B  
 302 B 8944-5B  
 320 7010-5B

⑭ 公開 平成2年(1990)2月7日

審査請求 未請求 請求項の数 6 (全6頁)

⑮ 発明の名称 記憶装置のデータ整合性制御方式

⑯ 特願 昭63-185599

⑰ 出願 昭63(1988)7月27日

⑱ 発明者 猪股 宏文 神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所システム開発研究所内  
 ⑲ 発明者 山本 彰 神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所システム開発研究所内  
 ⑳ 発明者 佐藤 孝夫 神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所システム開発研究所内  
 ㉑ 発明者 北嶋 弘行 神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所システム開発研究所内  
 ㉒ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地  
 ㉓ 代理人 弁理士 小川 勝男 外1名

最終頁に続く

明 篇 寄

1. 発明の名称

記憶装置のデータ整合性制御方式

2. 特許請求の範囲

1. 記憶装置と、該記憶装置への後書き機能を有するバッファ (キヤッシュ) 付き記憶制御装置より成るシステムにおいて、記憶装置内に記憶を任意の単位に分割し、該単位毎に後書きデータが記憶装置に反映されているか否かを示す差分ビットマップテーブルを設けたことを特徴とする記憶装置のデータ整合性制御方式。

2. 上記のシステムにおいて、N (Nは、2以上の大数) 重書き機能を実現するため、N重書き記憶装置のN台に対応する差分ビットマップテーブルからN重書き記憶装置間のデータの差異の有無を計算によって求めることを特徴とする請求項1項記載の記憶装置のデータ整合性制御方式。

3. 上記システムにおいて、N重書きモード中に記憶装置への書き込み、要求をN重書き記憶装置

の個々に受付け、N重書きの対となる相手の記憶装置の書き込み先に対応する差分ビットマップテーブルのビットをセットし、該相手の記憶装置に対して該データを書きまないモードを設けたことを特徴とする請求項第2項記載の記憶装置のデータ整合性制御方式。

4. 上記システムについて、障害及び保守のためN重書き不能となつた場合、1つの記憶装置にのみ書き込み、他の記憶装置へはデータを書きまず、上記請求項第三項のモードで遷移し、障害復旧又は保守終了後に差分ビットマップテーブルを参照し、差異の存在するデータのみをコピーすることによりN重書き記憶装置間のデータを高速に一致させるモードを設けたことを特徴とする請求項第3項記載の記憶装置のデータ整合性制御方式。

5. 上記のシステムにおいて、障害復旧又は保守終了時にN重書きを継続させるモードを設けたことを特徴とする請求項第4項記載の記憶装置のデータ整合性制御方式。

6. 上記システムにおいて、差分ビットマップテーブルを不揮発性メモリに割付けたことを特徴とする請求項第5項記載の記憶装置のデータ整合性制御装置。

### 3. 発明の詳細な説明

#### 【産業上の利用分野】

この発明は、N重書き及び後書き機能を有するパソコン付き記憶制御装置における記憶装置の制御方式に関する。

#### 【従来の技術】

従来、記憶制御装置においてN重書き機能の制御方式として関連するものには例えば特開昭61-208119号、同61-249132号、同61-208119号等が挙げられる。

また、後書き機能の制御方式として関連するものには例えば特開昭61-240320等がある。

#### 【発明が解決しようとする課題】

上記従来技術は、N重書きと後書き機能の一元管理の点について配慮がされておらず、別々の管理体系にて実現され制御テーブル量及び制御プロ

グラム量に問題があつた。また、N重書きモード中、障害又は保守により、N重書き二次記憶装置の片方のみにしかホストインターフェースからのデータを書き込めなくなつた場合のN重書き要求の対応の点について配慮されておらず、該障害中のN重書き要求の拒否の問題点があつた。

本発明の目的は、N重書きと後書き機能を一元管理し、制御テーブル量及び制御プログラム量を減し、かつ、前記障害中にN重書き要求を受けられるようにすることにある。

#### 【課題を解決するための手段】

上記の目的は、キヤツシユ付き記憶制御装置に対し、記憶装置内の記憶のある単位毎にホストインターフェースから受取つたデータが反映されているか否かの情報を格納する差分ビットマップテーブルとN重書きの対となる記憶装置の識別番号を格納する対情報テーブルを設えることにより、達成される。

#### 【作用】

N重書きの要求があると、書き込みデータをN重

書き記憶装置の1つに書き込み、同時にキヤツシユに書き込む。このとき、未書き込みの次記憶装置への書き込み先に対応する差分ビットマップテーブルのビットをセツトし、キヤツシユ内に格納しておいた該データが記憶装置に書き込まれたときに該ビットをクリアする。

また、後書き要求があつた場合、後書きにデータをキヤツシユに格納し、記憶装置内の書き込み先に対応する差分ビットマップテーブルのビットをセツトし、キヤツシユに格納しておいたデータが記憶装置に書き込まれたときに該ビットをクリアする。N重書きと後書きの両方が指定されると、データをキヤツシユに格納し、N重書き記憶装置の個々の書き込み先に対応する差分ビットマップテーブルの各々のビットをセツトし、キヤツシユに格納した該データが記憶装置に書き込まれるとときにそれぞれの対応ビットをクリアする。

キヤツシユに格納しておいたN重書きまたは後書きデータの存在は、差分ビットマップを参照することで判別する。

それらによつて、N重書きと後書き機能は差分ビットマップにより管理できるようになるので、一元管理することができる。

N重書きモード時、差分ビットマップテーブルによりN重書き記憶装置内の全てのデータについて差異の情報を管理するので、N重書き記憶装置の一部がデータを書き込めないような障害に対してN重書き要求を差分ビットマップテーブルに反映することにより、受けられるようになる。

#### 【実施例】

以下、本発明の実施例を第1図により説明する。まず、本発明の構成を説明する。1は磁気ディスク制御装置、2、3は磁気ディスク装置及びキヤツシユ、差分ビットマップテーブル、対情報テーブルを制御するディレクタ、4はキヤツシユで二重書きデータを格納するデータバッファとしても用い、5は不揮発性の共有メモリ、6は磁気ディスク装置内のトラック毎にホストインターフェースから受取つたデータが反映されているか否かの情報を格納する差分ビットマップテーブル、7、8

は二重書きの対となつてゐる磁気ディスク装置、9は磁気ディスク装置である。

101は、ホストと命令及びデータス、データ等を転送するためのホストインターフェース線、

102、103は磁気ディスク装置7、8、9と磁気ディスク側御装置1の間にあり、命令及びデータス、データ等を転送するデバイスインターフェース線である。

次に各々の動作について、二重書きの場合を例として説明する。

#### 動作1

二重書きモードにおいて(第2図)、ホストインターフェースから書き込みデータホストインターフェース線101を介してディレクタ2に受取られると、デバイスインターフェース線102を介して磁気ディスク装置7に該データを書き込むと同時にキヤツシユに該データを格納して、二重書き磁気ディスク装置の対となる相手磁気ディスク装置8への書き込み先トラックに対応する差分ビットマップテーブル6のビットをセットする。

二重書きかつ後書きモードにおいて(第4図)、ホストインターフェースから書き込みデータをホストインターフェース線101を介してディレクタ2が受取ると、該データをキヤツシユに格納し、二重書き磁気ディスク装置7、8のそれぞれの書き込み先トラックに対応する差分ビットマップテーブル6のビットをそれぞれセットする。

ある起動で、ディレクタ2、3はそれぞれ差分ビットマップテーブルを参照し、磁気ディスク装置7、8、9内のトラックについてホストインターフェースから受取つたデータで未反映であるキヤツシユ内のデータをデバイスインターフェース線102、103を介して磁気ディスク装置7、8、9に書き込み、該データを磁気ディスク装置7、8に反映する。

#### 動作4

二重書きモードでキヤツシユが障害を起した場合(第5図)、ホストインターフェースから書き込みデータをホストインターフェース線101を介してディレクタ2が受取ると、該データを磁気ディス

ある起動によりディレクタ3は、差分ビットマップテーブル6を参照し、磁気ディスク装置8、9内のトラックについてホストインターフェースからのデータで未反映であるキヤツシユ内のデータをデバイスインターフェース線103を介して磁気ディスク装置8、9に書き込み、該データを磁気ディスク装置8に反映する。

#### 動作2

後書きモードにおいて(第3図)、ホストインターフェースから書き込みデータがホストインターフェース線101を介してディレクタ2に受取られると、キヤツシユ4に該データを格納する。

ある起動によりディレクタ2は、差分ビットマップテーブル6を参照し磁気ディスク装置7、9内のトラックについてホストインターフェースから受取つたデータで未反映であるキヤツシユ4内のデータをデバイスインターフェース線102を介して磁気ディスク装置7、9に書き込み、該データを磁気記憶装置9に反映する。

#### 動作3

ク装置7に書き込み、二重書きの対となる相手の磁気ディスク装置8の書き込み先トラックに対応する差分ビットマップテーブル6のビットをセットする。該相手磁気ディスク装置8への該データの書き込みはキヤツシユ障害中行わない。

キヤツシユが復旧すると、ある起動で、ディレクタ2は差分ビットマップテーブル6を参照し磁気ディスク装置7に正しいデータが反映され磁気ディスク装置8には未反映でかつキヤツシユに格納されていない磁気ディスク装置7のトラックデータをデバイスインターフェース線102を介して磁気ディスク装置7からキヤツシユに格納する。この後、通常の二重書きモードと同様、ディレクタ3によりデバイスインターフェース線103を介して該データの磁気ディスク装置8への書き込みを行う。

また、信頼性の面から不揮発性共有メモリは二重化する。

本実施例によれば、二重書きと後書き機能の一元管理が可能となり、キヤツシユ障害中、ホスト

インタフェースから二重書き要求を受付け可能にし、障害復旧時の二重書き二次記憶装置間のデータの整合を高速に行い二重書きを実現できるようとする効果がある。

## 〔発明の効果〕

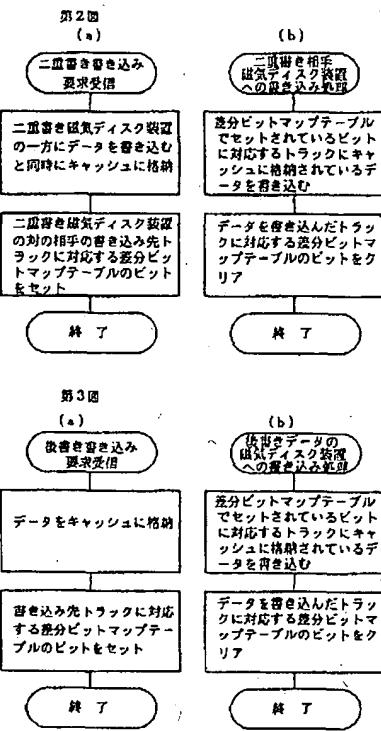
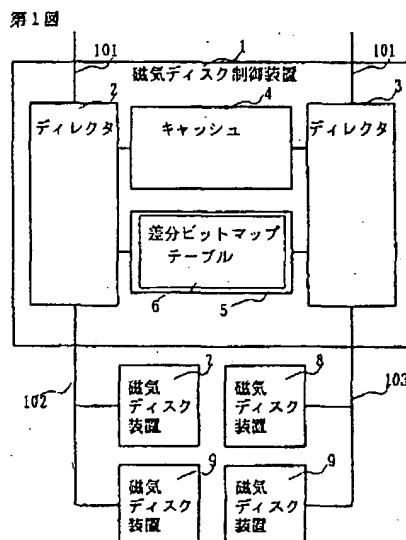
本発明によれば、N重書きと後書き機能に関する整合性を一元管理できるので、制御プログラムの量の低減の効果がある。また、障害又は保守によりN重書きデータがN重書き記憶装置の一部の記憶装置に反映できない場合にも、N重書き要求を受付けることができるので、業務を続行できるという効果がある。障害復旧後又は保守終了後には、差分ビットマップを用いることにより高速にN重書き記憶装置間のデータの整合を取り、N重書きモードを続行できる効果がある。

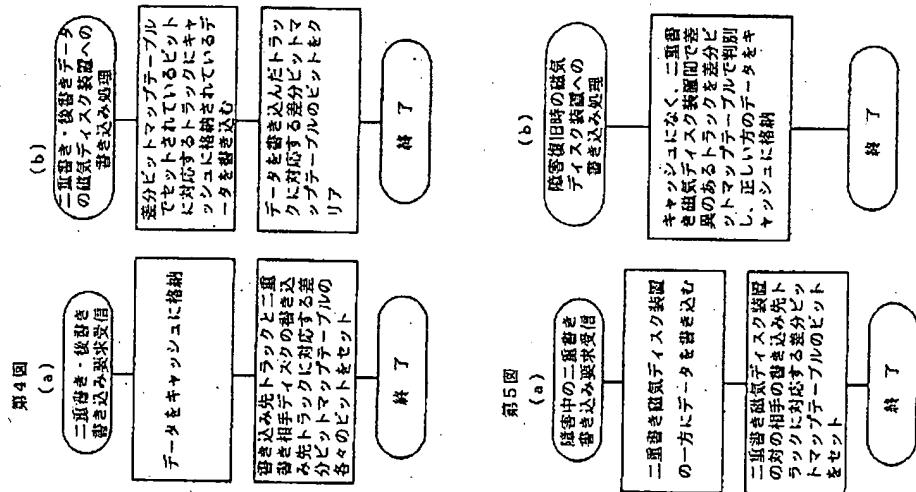
## 4. 回面の簡単な説明

第1図は、本発明の実施例のI/Oサブシステムのプロツク図、第2図、第3図、第4図、第5図は本発明の実施例における差分ビットマップテーブルの管理を説明するフロー図である。

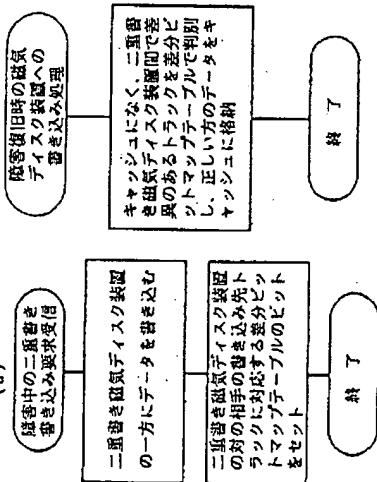
1…磁気ディスク制御装置、2、3…ディレクタ、4…キャッシュ、5…不揮発性共有メモリ、6…差分ビットマップテーブル、7、8…二重書き磁気ディスク装置、9…磁気ディスク装置、101…ホストインターフェース線、102、103…データバスインターフェース線。

代理人弁理士 小川勝男

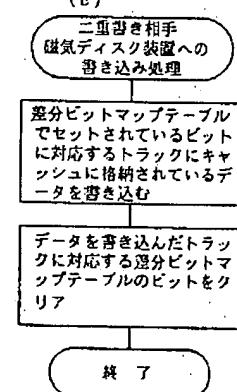




第5図



第5図



第1頁の続き

②発明者 倉野 昭 神奈川県小田原市国府津2880番地 株式会社日立製作所小  
田原工場内

②発明者 本間 繁雄 神奈川県小田原市国府津2880番地 株式会社日立製作所小  
田原工場内